

awinic

AW8010BFCR 应用参考设计指南

awinic Confidential
2023-10-08 15:09:43
641182789@qq.com

目录

| | | |
|---|--------------------------------|----|
| 1 | AW8010BFCR 简介 | 2 |
| 2 | AW8010BFCR 应用场景简介 | 4 |
| 3 | AW8010BFCR 单端输入典型应用参考原理图 | 5 |
| 4 | AW8010BFCR 差分输入典型应用参考原理图 | 7 |
| 5 | AW8010BFCR 元件选型 | 9 |
| 6 | AW8010BFCR LAYOUT 参考布局 | 11 |
| 7 | AW8010BFCR LAYOUT 参考布线 | 12 |

1 AW8010BFCR 简介

AW8010BFCR 是一款专有 TDD 抑制、超低 EMI、单声道、无滤波器的 D 类音频功率放大器。集成艾为专有的 RNS (RF-TDD Noise Suppression) 技术，有效抑制 TDD 噪声的产生。AW8010BFCR 采用专有的 EEE (Enhanced Emission Elimination) 技术，大大降低了整个带宽的电磁干扰。AW8010BFCR 具有高达 85%的效率，0.008%的超低失真。

AW8010BFCR 通过一线脉冲控制 PA 输出，可支持 4ohm 应用。

AW8010BFCR 内置过流保护、过温保护功能，有效地保护芯片。

AW8010BFCR 采用 FCQFN 1.5mm× 1.5mm × 0.55mm -9L 封装。

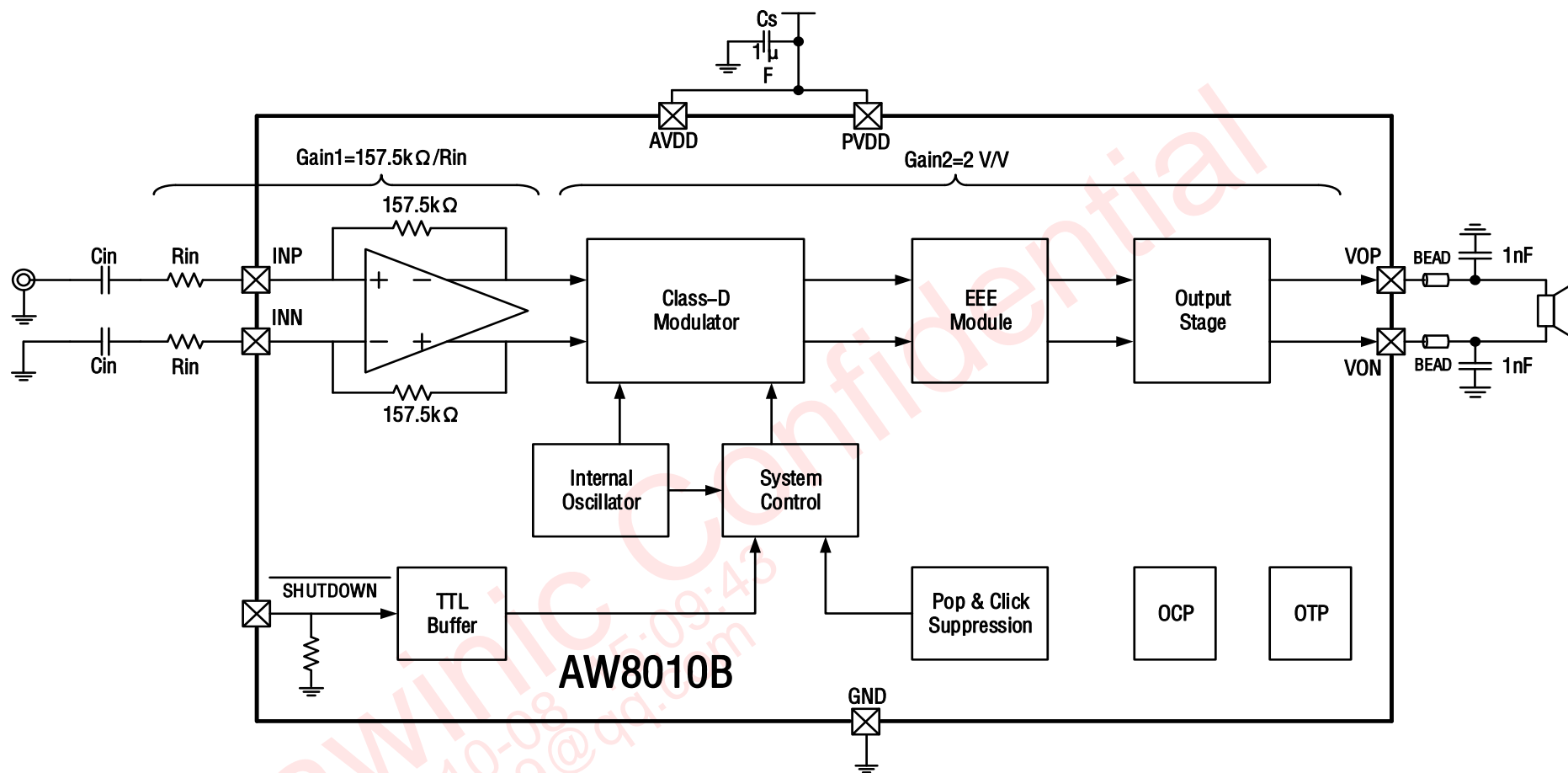


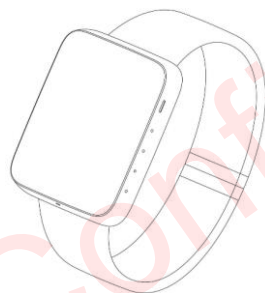
图 1 AW8010BFCR 功能框图

2 AW8010BFCR 应用场景简介

AW8010BFCR 是专门针对 TDD 抑制，超低 EMI 而开发的高效率，高 PSRR 的 D 类音频功放，常用于手机和音箱等便携式设备。



手机



智能手表



智能音箱

图 2 AW8010BFCR 使用场景

3 AW8010BFCR 单端输入典型应用参考原理图

1. 红色标注的为大电流通路（大于 1A），请注意布局和 LAYOUT；
2. 绿色标注的为音频信号输入，一般是平台的 codec 输出 HPL/R 与 HPH_REF 两根一起走伪差分线到芯片的输入 INN 与 INP；
3. VDD 需要一个 1uF 电容去耦且要靠近 PA 放置；
4. 输入需要一个 33nF 的滤波电容，参考 AW8010BFCR 元件选型；

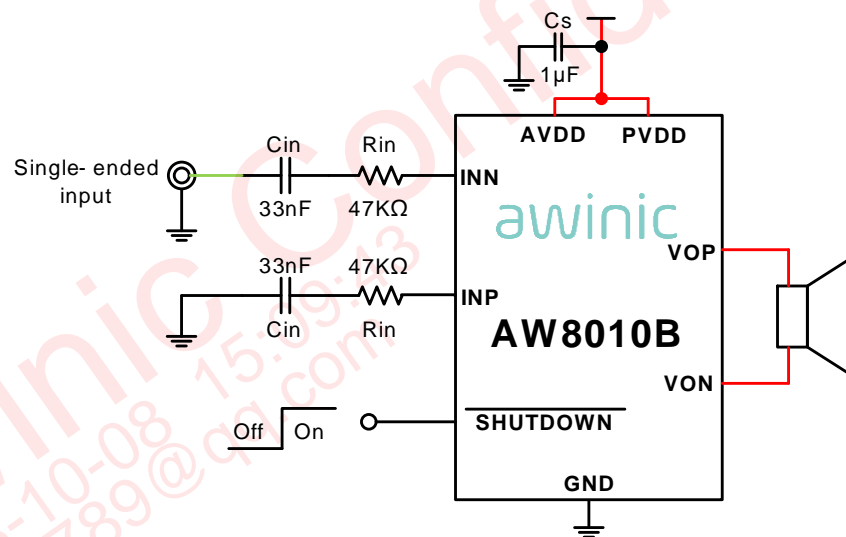


图 3 AW8010BFCR 单端输入典型应用参考原理图

器件参考说明

| Components | Description | Typical Specification |
|------------|-----------------------|---|
| Cs | VBAT filter capacitor | 1uF/6.3V(VBAT ≤ 4.4V) |
| Cin | Input capacitors | Default 33nF x 2,See components selection Guide |
| Rin | Input resistors | 2*47k Ω |

表 1 AW8010BFCR 单端输入典型应用参考原理图 BOM

4 AW8010BFCR 差分输入典型应用参考原理图

1. 红色标注的为大电流通路（大于 1A），请注意布局和 LAYOUT；
2. 绿色标注的为音频信号输入，一般是平台的 codec 输出 HPL/R 与 HPH_REF 两根一起走伪差分线到芯片的输入 INN 与 INP；
3. VDD 需要一个 1uF 电容去耦且要靠近 PA 放置；
4. 输入需要一个 33nF 的滤波电容，参考 AW8010BFCR 元件选型；

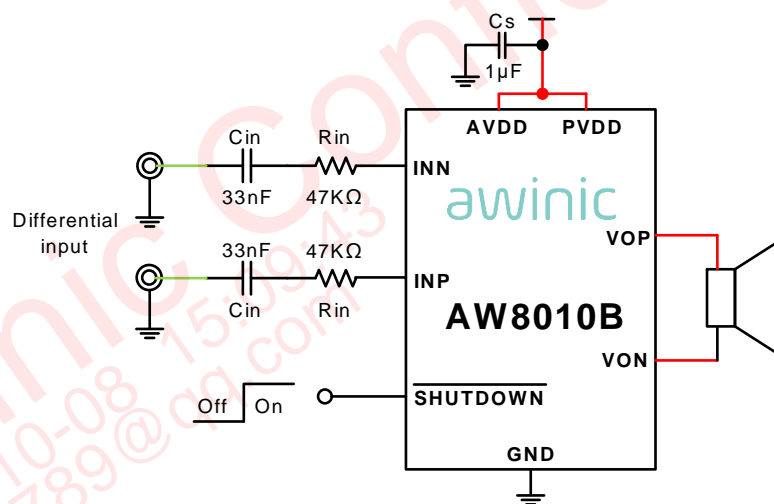


图 4 AW8010BFCR 差分输入典型应用参考原理图

器件参考说明

| Components | Description | Typical Specification |
|------------|-----------------------|--|
| Cs | VBAT filter capacitor | 1uF/6.3V(VBAT ≤ 4.4V) |
| Cin | Input capacitors | Default 33nF x 2, See components selection Guide |
| Rin | Input resistors | 2*47k Ω |

表 2 AW8010BFCR 差分输入典型应用参考原理图 BOM

5 AW8010BFCR 元件选型

- 1、VDD 退耦电容。合适的电源退耦电容可以提升音频 PA 的效率和最佳的性能，因此电源退耦电容建议选择温度稳定性好，ESR 低的 X5R 或 X7R 的陶瓷电容；在靠近芯片的电源输入引脚处加 $1\mu\text{F}$ 或以上的退耦电容滤除电源上的低频干扰；也可根据实际情况在最靠近芯片电源输入引脚处加 $0.1\mu\text{F}$ 退耦电容用于滤除高频干扰；
- 2、输出磁珠电容选型。客户请根据项目实际情况选择是否使用额外的 EMI 抑制；磁珠的 IMAX 电流可以使用快速计算公式 $IMAX = VDD / RL * 1.2$ (RL 是 SPK 的直流阻抗, 1.2 是留的 20% 的余量); 磁珠在满足 IMAX 电流的情况下建议优先选择 DCR 小的型号，交流阻抗大于 $100\Omega @ 100\text{MHz}$ ，低 THD 失真的产品，因为 DCR 过大会直接降低加载到 SPK 上的有效功率导致响度不足；交流阻抗大有更好的 EMI 抑制作用；输出端使用更大容值的电容对 EMI 的抑制会更好，同时会导致静态功耗增加；

3、输出 TVS 管选型。客户可根据实际需求来选择是否要加 TVS 管。TVS 的选择通常情况下只要高于 VDD 电压即可，但是由于输出传输线路上仍然会存在一定的寄生电感，故音频 PA 输出的调制方波在经过线路的时候会因为寄生电感的存在发生一些振荡导致边沿有过冲，同时如果为了抑制 EMI 加入了磁珠同样会产生一定的边沿过冲，所以实际项目回来后建议实际测试一下 SPK 两端的最高过冲电压，然后选择合适的 TVS，防止过冲电压过高将 TVS 击穿后导致漏电即影响功耗又影响音频的 THD 指标；

4、输入电容选型 C_{in} 是音频 PA 的输入耦合电容，与芯片内部的输入电阻组成高通滤波器，输入截止频率的计算公式如下所示：

输入高通截止频率如下所示：

$$f_c = \frac{1}{2\pi R_{in} C_{in}}$$

6 AW8010BFCR LAYOUT 参考布局

- 1、由于音频 PA 输出的信号是脉宽调制的方波，因此在布局的时候如果需要额外加磁珠和电容，请尽量靠近芯片的引脚放置，这样可以尽量降低输出信号产生的干扰；
- 2、音频 PA 所有的滤波电容请靠近芯片的引脚放置，并且遵循高频滤波电容最靠近芯片引脚，低频滤波电容次之的原则；
- 3、两个输入耦合电容在布局时请按走差分线的方式去布局，摆放位置尽量保证走线的对称性；
- 4、若有需要添加 TVS 管，TVS 尽量放在靠近 ESD 进来的必经的路径上，并且保证 TVS 下地可靠。

7 AW8010BFCR LAYOUT 参考布线

1. 采用差分接法的信号线完全参考差分线的要求按等长等宽处理，不仅要求信号线之间的等长等宽，同时要求信号线与两边的地之间的距离也是等宽；

如果采用的是单端接法的话则要求接地的那端与信号线一起走“伪差分”，然后接到平台的 codec 的音频参考地，通过这个音频参考地再到主地；

差分对的布线有两点要注意：

- 1) 两条信号线的长度要尽量一样长；
- 2) 两条信号线之间的间距以及与地的间距要一直保持不变，也就是要平行；

保持平行的方式有两种，一种是同一平面上的平行，两条线走在同一层面（side-by-side）；

另一种是两个线分别走在上下两个相邻的层面（over-under）；通常情况下 side-by-side 用得比较多；

差分线如果不注意控制距离和长度的话会影响到信号的完整性和延时，导致信号质量不达标；

2. 音频 PA 的 VDD 输入必须先经过电容后再到芯片的引脚, 线宽要求能够满足当前设定功率输出所需的最大电流;

备注:

LAYOUT 时要求的线宽主要是为了防止大电流时由于线路的线宽不足或过孔阻抗过大导致 PCB 走线出现明显的温升和压降影响音频 PA 性能的发挥, 并非小了一定会导致音频 PA 不能工作, 因此建议客户在 LAYOUT 过程中结合各自的标准和工艺水平进行合理的调整; 必要的时候可以进行大电流通路的 PDN 仿真来验证当前的设计是否会有风险。

3. 由于音频 PA 输出的信号为脉宽调制的方波, 为防止干扰音频 PA 的输出走线建议走在主板的内层, FPC 上建议刷电磁屏蔽膜; 因此在故在走线的时候要注意线宽和过孔数量, 避免线宽和过孔数量不足导致线上的压降过大导致加载到 SPK 上的有效功率降低。

awinic Confidential
2023-10-08 15:09:43
641182789@qq.com

参考 LAYOUT

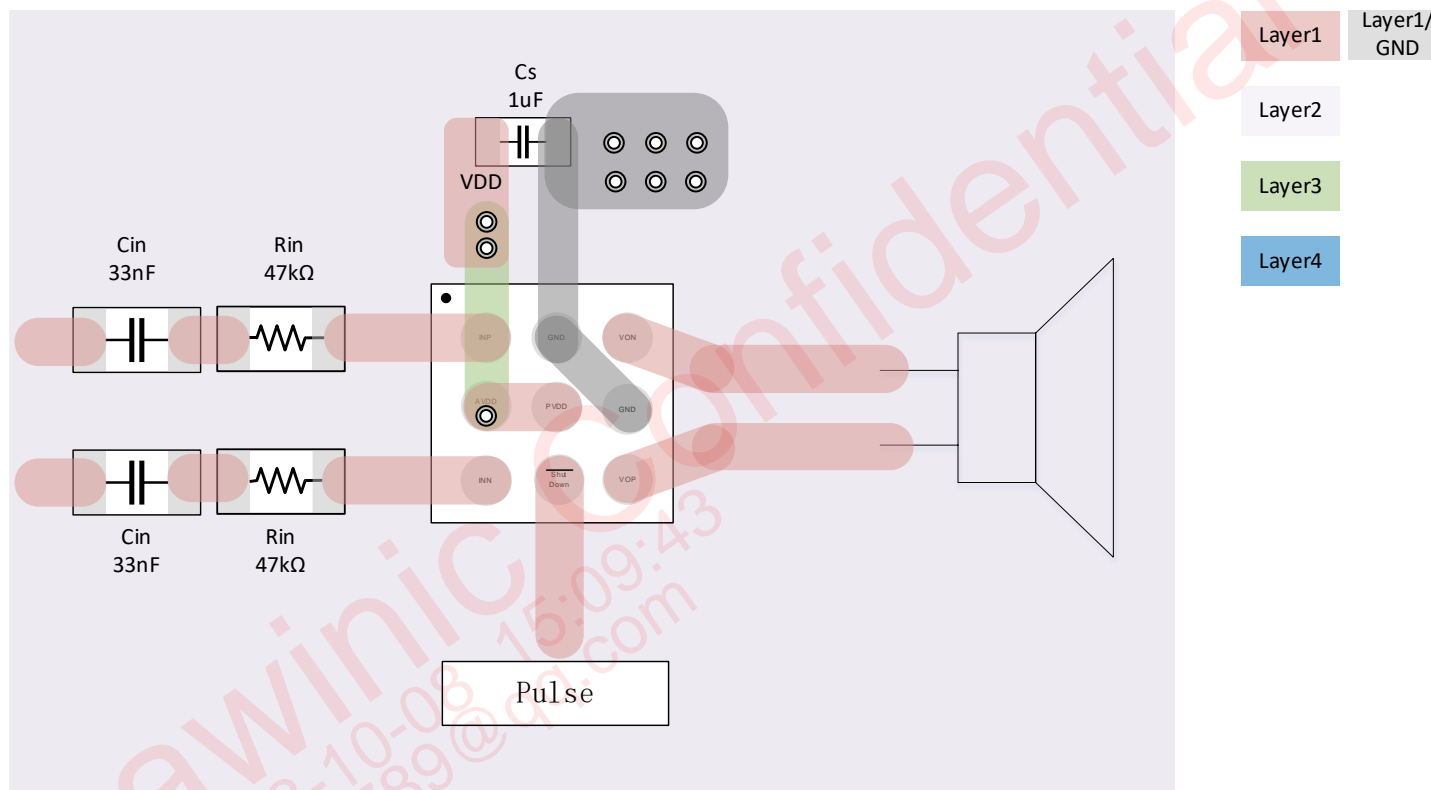


图 5 AW8010BFCR LAYOUT 参考布线

版权所有

本文内容的知识产权归上海艾为电子技术股份有限公司所有，未经本公司书面许可，禁止任何其他人及其他公司以任何形式使用(包括但不限于全部或部分地泄露、复制、或散发) 本文内容。

文档修订记录

| 版本 | 日期 | 说明 |
|------|-------------|------|
| V1.0 | 2022 年 04 月 | 新编文档 |
| | | |
| | | |
| | | |

表 3 文档修订记录